

Il testo va riconsegnato

### ESERCIZIO N°1

8 punti

Realizzare un sottoprogramma per il microcontrollore XMEGA256A3BU che valuta il volume di un cubo le dimensioni del cui lato sono contenute nel registro R16. Il risultato (su 3 byte) deve essere posto in memoria all'indirizzo 0x2300 e seguenti, a partire dal byte meno significativo. La subroutine deve, come al solito, lasciare inalterati tutti i registri.

### ESERCIZIO N°2

6 punti

Realizzare una macchina sequenziale sincrona secondo il modello di Moore, con 1 ingresso e 1 uscita che genera 2 diverse sequenze: con ingresso 0 la sequenza periodica generata è 0111 mentre con ingresso 1 la sequenza è 0001. L'ingresso viene esaminato solo al termine di ciascun periodo della sequenza generata.

### ESERCIZIO N°3

6 punti

Realizzare in forma PS ottima la rete combinatoria a 5 ingressi,  $X_4, X_3, X_2, X_1,$  e  $X_0$  (i bit della cifra  $x$ ) e 1 uscita  $Y$ , che vale 1 per i valori di  $x$  che presentano 5 o più divisori; in corrispondenza dei valori primi (che hanno soltanto 2 divisori) l'uscita può essere indifferentemente 1 oppure 0 (cioè “-” don't care) e per tutti gli altri valori l'uscita sia 0. Indicare gli implicati essenziali, giustificando l'affermazione.

### ESERCIZIO N°4

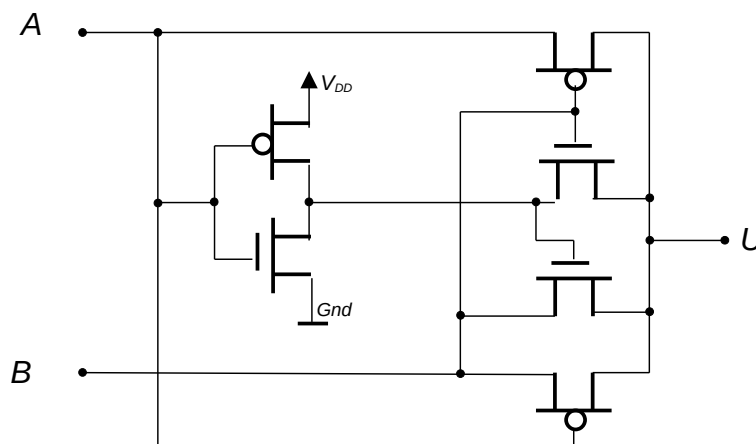
6 punti

Realizzare, possibilmente con un approccio modulare, una rete combinatoria a 6 ingressi (2 parole di 3 bit) in grado di indicare con un valore alto in uscita quando uno dei due ingressi è maggiore o uguale all'altro.

### ESERCIZIO N°5

7 punti

Determinare la funzione logica della seguente rete CMOS e la corrente erogata a regime dall'ingresso  $A$  collegato all'alimentazione quando l'altro ingresso e l'uscita sono collegati a massa. ( $V_{DD} = 5\text{ V}$ ;  $V_{Tn} = -V_{Tp} = 1\text{ V}$ ;  $k_n = -k_p = 4\text{ mA/V}^2$ ).



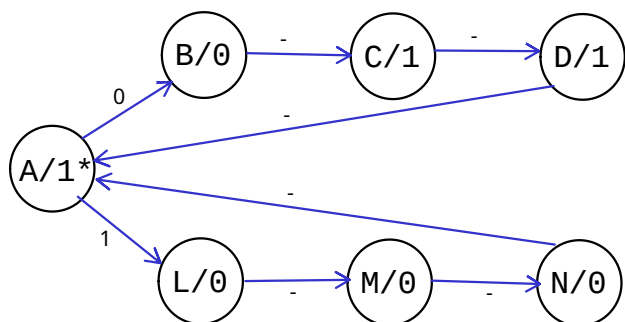
```
/*Realizzare un sottoprogramma per il microcontrollore XMEGA256A3BU che valuta
il volume di un cubo le dimensioni del cui lato sono contenute nel registro R16.
Il risultato (su 3 byte) deve essere posto in memoria all'indirizzo 0x2300
e seguenti, a partire dal byte meno significativo.
La subroutine deve, come al solito, lasciare inalterati tutti i registri.*/
```

cube:

```
push R0
push R1
push R18
push R19                //appoggio per il quadrato
mul R16,R16
movw R19:R18,R1:R0     //sposta il quadrato in registri di appoggio
mul R16,R18           //in R0 il byte meno significativo
sts 0x2300,R0
mov R18,R1            //R18 non serve più e ci appoggio la parte alta
mul R16,R19
clr R19               //R19 non serve più e lo azzerò
add R0,R18
adc R1,R19            //gestisce eventuale carry
sts 0x2301,R0
sts 0x2302,R1
pop R19
pop R18
pop R1
pop R0
ret
```

2

Realizzare una macchina sequenziale sincrona secondo il modello di Moore, con 1 ingresso e 1 uscita che genera 2 diverse sequenze: con ingresso 0 la sequenza periodica generata è 0111 mentre con ingresso 1 la sequenza è 0001. L'ingresso viene esaminato solo al termine di ciascun periodo della sequenza generata.

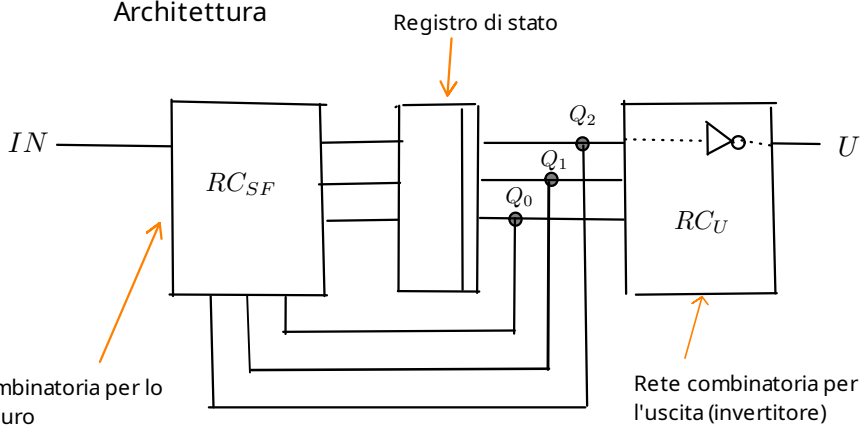


Codifica degli stati

	code	U
A	000	1
B	100	0
C	001	1
D	011	1
L	101	0
M	111	0
N	110	0
X	010->100	

Dopo la sintesi, per ogni IN

Architettura



$$U = \overline{Q_2}$$

Sintesi

		$Q_1, Q_0$			
		00	01	11	10
$Q_2, IN$	00	100 B	011 D	000 A	---
	01	101 L	011 D	000 A	---
	11	001 C	111 M	110 N	000 A
	10	001 C	111 M	110 N	000 A

1	0	1	-
1	0	0	-
0	1	1	0
0	1	1	0

$$D_2 = \overline{Q_2} \overline{Q_0} + Q_2 Q_0 + \overline{IN} Q_1 Q_0$$

0	1	0	-
0	1	0	-
0	1	1	0
0	1	1	0

$$D_1 = \overline{Q_1} Q_0 + Q_2 Q_0$$

0	1	0	-
1	1	0	-
1	1	0	0
1	1	0	0

$$D_0 = \overline{Q_1} Q_0 + IN \overline{Q_1} + Q_2 \overline{Q_1}$$

3

Realizzare in forma PS ottima la rete combinatoria a 5 ingressi (i bit della cifra x) e 1 uscita, che vale 1 per i valori di x che presentano 5 o più divisori; in corrispondenza dei valori primi (che hanno soltanto 2 divisori) l'uscita può essere indifferentemente 1 oppure 0 (cioè "-" don't care) e per tutti gli altri valori l'uscita sia 0. Indicare gli implicati essenziali, giustificando l'affermazione.

$X_3, X_2$		$X_4 = 0$				$X_4 = 1$			
		00	01	11	10	00	01	11	10
$X_1, X_0$	00	1	0*	1	0*	1	1	1	1
	01	0*	-	-	0	-	0	-	0
	11	-	-	0	-	-	-	-	0
	10	-	0	0*	0	1	0*	1	*0

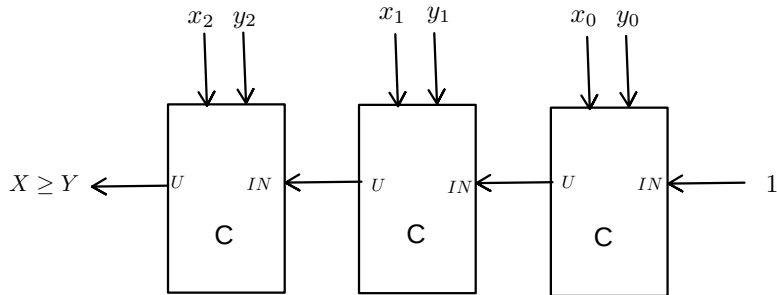
Tutti i 6 implicati sono essenziali. La soluzione ottima ha 15 letterali.

$$Y = (X_4 + X_3 + \overline{X_2})(X_4 + \overline{X_3} + X_2)\overline{X_0}(X_4 + \overline{X_1})(X_3 + \overline{X_2} + \overline{X_1})(\overline{X_3} + X_2 + \overline{X_1})$$

4

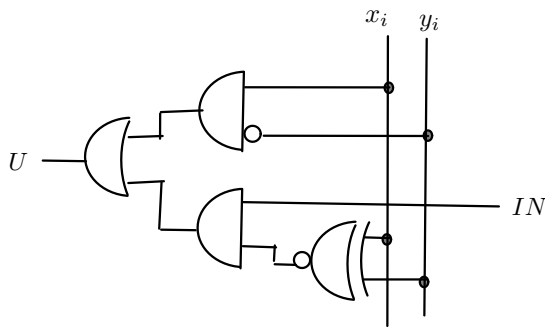
Realizzare, possibilmente con un approccio modulare, una rete combinatoria a 6 ingressi (2 parole di 3 bit) in grado di indicare con un valore alto in uscita quando uno dei due ingressi è maggiore o uguale all'altro.

Cerchiamo una soluzione modulare del tipo seguente:



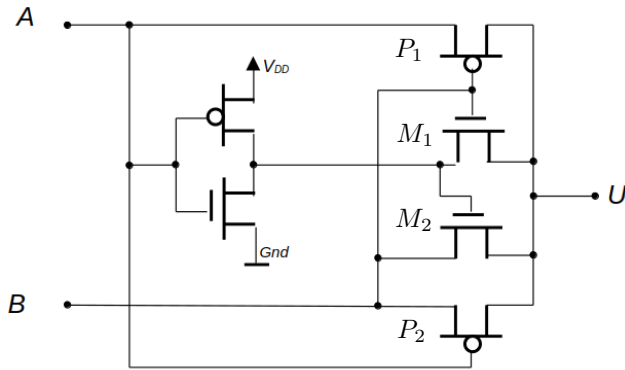
Lo schema del blocco C è il seguente (ottimizzabile, volendo):

$$U = x_i \bar{y}_i + IN(x_i y_i + \bar{x}_i \bar{y}_i)$$



Determinare la funzione logica della seguente rete CMOS e la corrente erogata a regime dall'ingresso A collegato all'alimentazione quando l'altro ingresso e l'uscita sono collegati a massa.

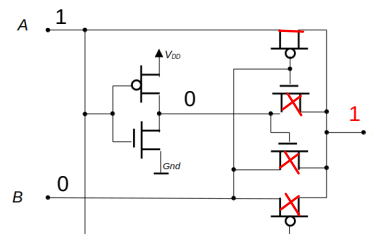
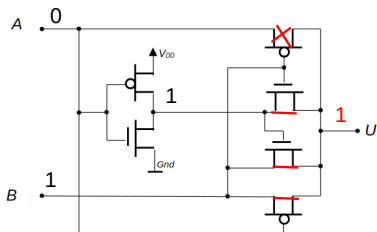
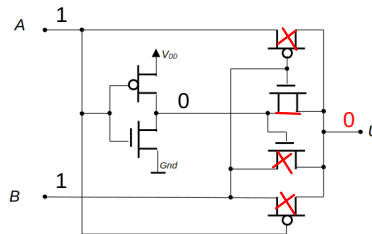
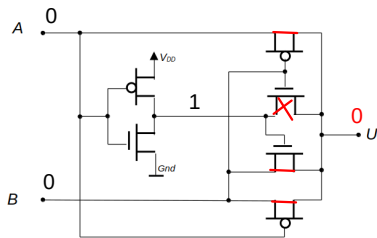
$$V_{DD} = 5 \text{ V}; \quad V_{Tn} = -V_{Tp} = 1 \text{ V}; \quad k_n = -k_p = 4 \text{ mA/V}^2$$



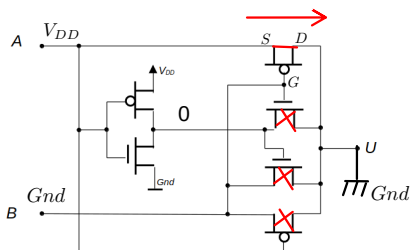
Determiniamo la tabella di verità esaminando i 4 casi, usando i MOS come interruttori.

Ossevando il risultato si vede che la funzione svolta è una XOR

$$U = A \oplus B$$



Per trovare la corrente, ricavo lo schema nella situazione proposta. La corrente può solo scorrere in P1 (da S a D).



$$V_{GS} = -V_{DD}; \quad V_{GD} = 0 : \quad \text{saturo}$$

$$I_A = -I_{DS} = -\frac{k_p}{2}(-V_{DD} - V_{Tp})^2 = 32 \text{ mA}$$