

Il testo deve essere riconsegnato nella cartellina. **Non usare il colore rosso nello svolgimento.**

### **ESERCIZIO N°1**

8 punti

Realizzare una subroutine per il microcontrollore AVR XMEGA256A3BU che determina se il valore del puntatore Y è multiplo di 250. Nel caso in cui la proprietà è verificata (e solo in quello), la subroutine deve ritornare con il flag Z vero.

### **ESERCIZIO N°2**

5 punti

Realizzare in forma NAND-NAND ottima la rete combinatoria a 5 ingressi,  $X_4$ ,  $X_3$ ,  $X_2$ ,  $X_1$ , e  $X_0$  e 1 uscita  $Y$ , la cui tabella di verità è la seguente: {1, -, 1, -, 1, -, 0, 1, 0, 1, -, 0, 1, 1, -, 1, -, 0, -, 1, 1, -, 0, 0, -, 1, -, -, 0, 0, 1, 1}. Indicare gli implicanti essenziali, giustificando l'affermazione.

### **ESERCIZIO N°3**

5 punti

Realizzare una macchina sequenziale sincrona secondo il modello di Moore con 3 uscite (le cifre binarie di un numero tra 0 e 7) e un ingresso di abilitazione, in grado di generare (quando abilitata) la sequenza ciclica dei valori 1,4,2,5,5,0,6,1. All'accensione la macchina deve presentare in uscita il primo valore della sequenza (1); si hanno a disposizione T-FF che all'accensione hanno uscita 0.

### **ESERCIZIO N°4**

5 punti

Realizzare usando un decoder 4:16 e porte OR/NOR a 3 ingressi (cercando di minimizzarne il numero) una rete combinatoria a 4 ingressi (le cifre binarie di un numero tra 0 e 15) che pone 1 in uscita per tutte le combinazioni pari o multiple di 3.

### **ESERCIZIO N°5**

5 punti

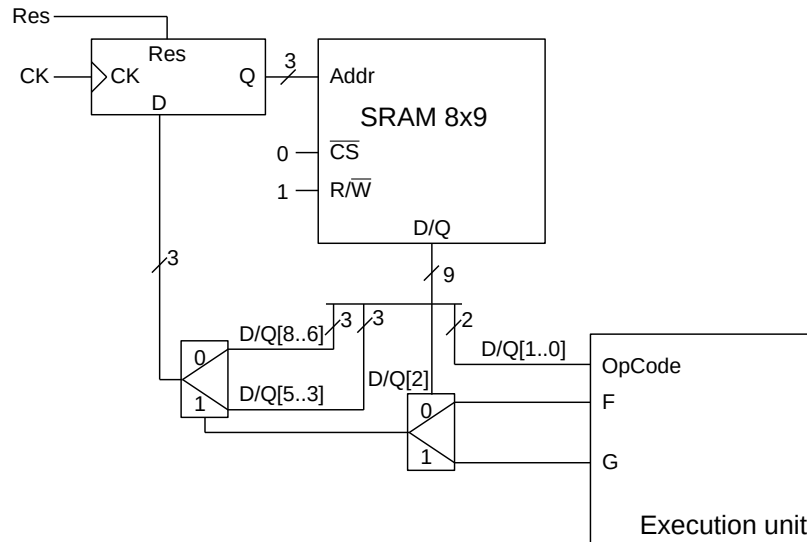
Siano dati i 2 numeri (A e B) la cui rappresentazione IEEE754-2008 (binary32) è costituita dai seguenti valori espressi in esadecimale: 0x739BE232 e 0x73BB593A.

- a) Determinare i 2 numeri in notazione scientifica con 7 cifre significative.
- b) Valutare la rappresentazione binary32 del prodotto tra i due numeri (usando l'arrotondamento classico).

## ESERCIZIO N°6

5 punti

Determinare il diagramma di flusso, attribuendo agli stati un nome a scelta, del seguente sequenziatore. Le 8 righe della SRAM contengono i seguenti 8 valori: 0x12A, 0x002, 0x1FE, 0x0C1, 0x0BB, 0x111, 0x0F4, 0x1AD. Sarebbe stato possibile realizzare il sequenziatore con un contatore a caricamento parallelo, risparmiando sulla dimensione della SRAM (spiegare)?



```
/*Realizzare una subroutine per il microcontrollore AVR XMEGA256A3BU che determina
se il valore del puntatore Y è multiplo di 250.
Nel caso in cui la proprietà è verificata (e solo in quello),
la subroutine deve ritornare con il flag Z vero.*/
```

```
divisibile_250:
  push YL
  push YH
  loop:
    subi YL,250          //sottrazioni successive
    sbci YH,0
    brcc loop           //esce se c'è stato riporto
    subi YL,-250        //se divisibile, viene 0
  pop YH
  pop YL
  ret
```

Questa versione è ottimizzata rispetto al consumo di memoria di programma (numero di istruzioni). Dal punto di vista del tempo di esecuzione, nel caso peggiore richiede comunque meno di 300 cicli per arrivare alla soluzione.

Realizzare in forma NAND-NAND ottima la rete combinatoria a 5 ingressi (i bit di x) e 1 uscita, la cui tabella di verità è la seguente:

{1, -, 1, -, 1, -, 0, 1, 0, 1, -, 0, 1, 1, -, 1, -, 0, -, 1, 1, -, 0, 0, -, 1, -, -, 0, 0, 1, 1}.

Indicare gli implicanti essenziali, giustificando l'affermazione.

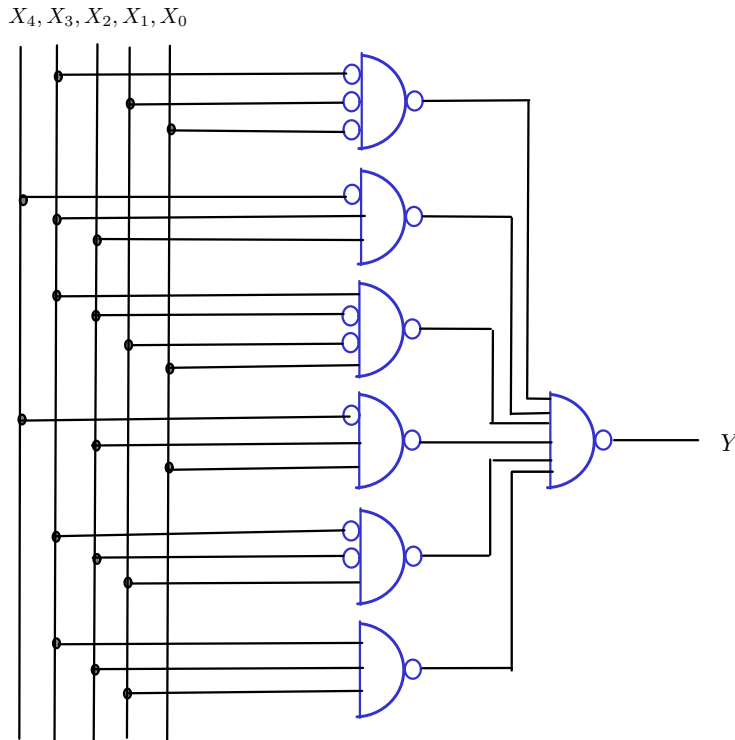
$X_3, X_2$		$X_4 = 0$				$X_4 = 1$			
		00	01	11	10	00	01	11	10
$X_1, X_0$	00	1	1	1	0	-	1	0	-
	01	-	-	1	1	0	-	0	1
	11	-	1	1	0	1	0	1	-
	10	1	0	-	-	-	0	1	-

Diagram annotations: Red boxes highlight prime implicants. Lines labeled a, b, c, d, e, f connect these boxes to their corresponding minterms in the truth table.

Nessun implicante è essenziale. Esistono diverse soluzioni equivalenti.

$$Y = \overline{X_3} \overline{X_1} \overline{X_0} + \overline{X_4} X_3 X_2 + X_3 \overline{X_2} \overline{X_1} X_0 + \overline{X_4} X_2 X_0 + \overline{X_3} \overline{X_2} X_1 + X_3 X_2 X_1$$

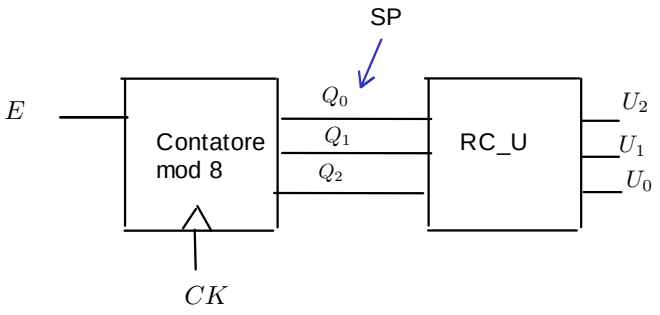
La funzione viene espressa dalla somma di 6 implicanti, nessuno essenziale. Il passaggio da SP a NAND-NAND si ottiene applicando il teorema di De Morgan alla OR finale e spostando le inversioni alle uscite dei livelli dei prodotti.



3

Realizzare una macchina sequenziale sincrona secondo il modello di Moore con 3 uscite (le cifre binarie di un numero tra 0 e 7) e un ingresso di abilitazione, in grado di generare (quando abilitata) la sequenza ciclica dei valori 1,4,2,5,5,0,6,1. All'accensione la macchina deve presentare in uscita il primo valore della sequenza (1); si hanno a disposizione T-FF che all'accensione hanno uscita 0.

Architettura di Moore basata su contatore modulo 8 con abilitazione E



Schema logico del contatore modulo 8 con abilitazione E, realizzato con T-FF (con valore iniziale nullo)

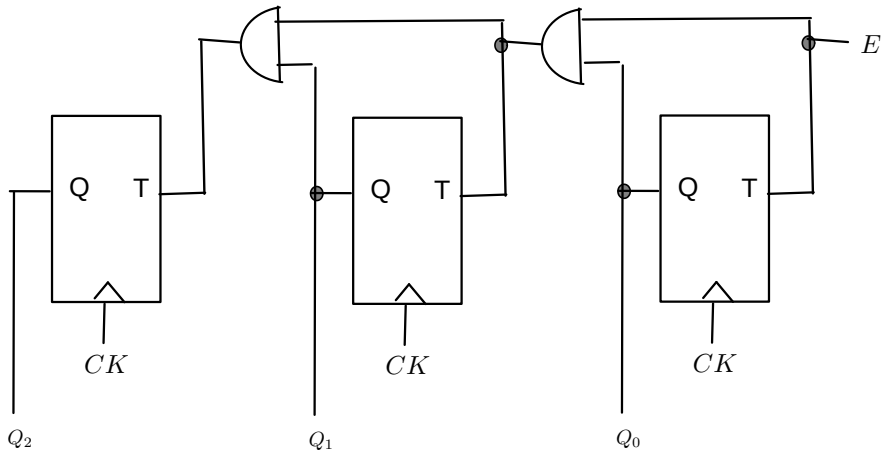


Tabella di verità e sintesi della rete per l'uscita

Q2	Q1	Q0	U	U2	U1	U0
0	0	0	1	0	0	1
0	0	1	4	1	0	0
0	1	0	2	0	1	0
0	1	1	5	1	0	1
1	0	0	5	1	0	1
1	0	1	0	0	0	0
1	1	0	6	1	1	0
1	1	1	1	0	0	1

Q2 \ Q1 Q0	00	01	11	10
0	0	1	1	0
1	1	0	1	0

$$D_2 = \overline{Q_2}Q_0 + Q_2\overline{Q_1}\overline{Q_0} + Q_1Q_0$$

Q2 \ Q1 Q0	00	01	11	10
0	0	0	0	1
1	0	0	1	0

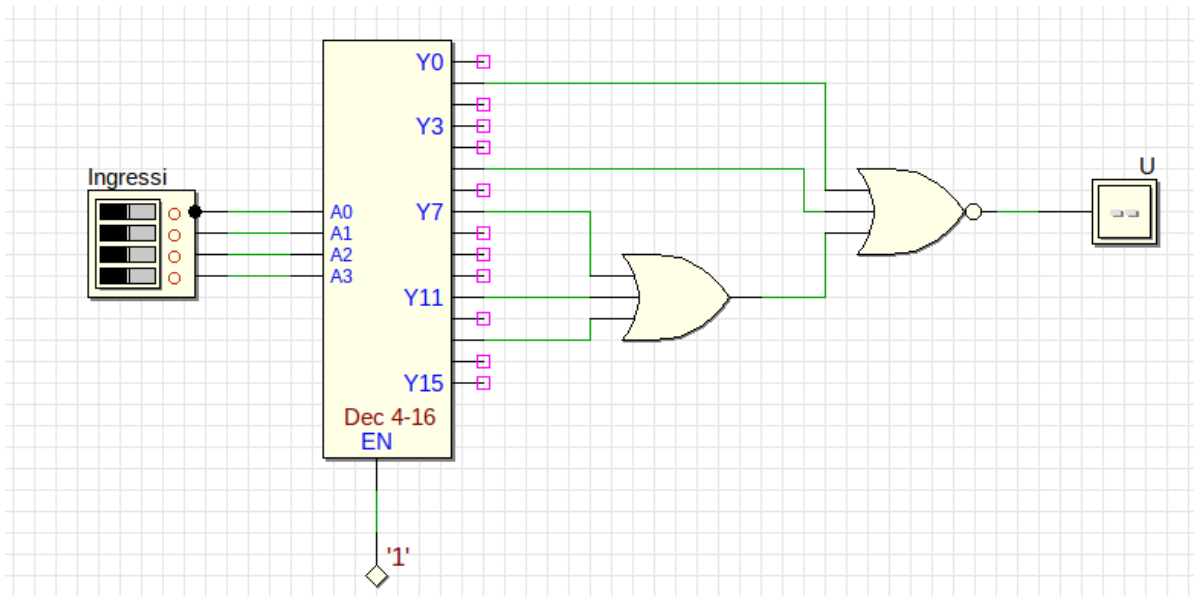
$$D_1 = \overline{Q_2}Q_1\overline{Q_0} + Q_2Q_1Q_0$$

Q2 \ Q1 Q0	00	01	11	10
0	1	0	1	0
1	1	0	0	1

$$D_0 = \overline{Q_1}\overline{Q_0} + \overline{Q_2}Q_1Q_0 + Q_2Q_1\overline{Q_0}$$

Realizzare usando un decoder 4:16 e porte OR/NOR a 3 ingressi (cercando di minimizzarne il numero) una rete combinatoria a 4 ingressi (le cifre binarie di un numero tra 0 e 15) che pone 1 in uscita per tutte le combinazioni pari o multiple di 3.

$X_3, X_2$		$X_1, X_0$			
		00	01	11	10
$X_3, X_2$	00	1	1	1	1
	01	0	0	0	1
	11	1	0	1	0
	10	1	1	1	1



5

- Siano dati i 2 numeri (A e B) la cui rappresentazione IEEE754-2008 (binary32) è costituita dai seguenti valori espressi in esadecimale: 0x739BE232 e 0x73BB593A.
- Determinare i 2 numeri in notazione scientifica con 7 cifre significative.
  - Valutare la rappresentazione binary32 del prodotto tra i due numeri (usando l'arrotondamento classico).

Per prima cosa evidenziamo i campi dei due numeri (entrambi positivi).

Valutiamo poi il valore rappresentato rispettando il requisito delle 7 cifre significative.

0 11100111 001\_1011\_1110\_0010\_0011\_0010

$$E = 231; \quad e = E - 127 = 104$$

$$T = 0x1BE232 = 1827378$$

$$x = 2^e(1 + T \cdot 2^{-23}) = 2,470074 \cdot 10^{31}$$

0 11100111 011\_1011\_0101\_1001\_0011\_1010

$$E = 231; \quad e = E - 127 = 104$$

$$T = 0x3B593A = 3889466$$

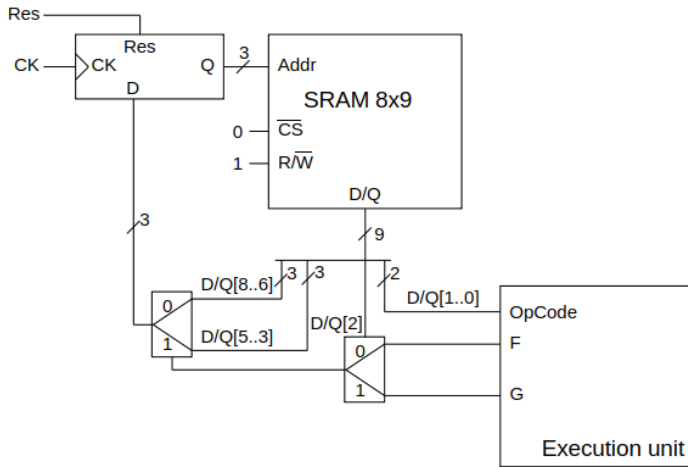
$$x = 2^e(1 + T \cdot 2^{-23}) = 2,968656 \cdot 10^{31}$$

Il prodotto dei due valori ha un esponente che va oltre il range dei valori rappresentabili in modo normalizzato. Si rappresenterà come un valore infinito positivo.

0 11111111 000\_0000\_0000\_0000\_0000\_0000

6

Determinare il diagramma di flusso, attribuendo agli stati un nome a scelta, del seguente sequenziatore. Le 8 righe della SRAM contengono i seguenti 8 valori: 0x12A, 0x002, 0x1FE, 0x0C1, 0x0BB, 0x111, 0x0F4, 0x1AD. Sarebbe stato possibile realizzare il sequenziatore con un contatore a caricamento parallelo, risparmiando sulla dimensione della SRAM (spiegare)?



SF0	SF1	FLG	OPC
100	101	0	10
000	000	0	10
111	111	1	10
011	000	0	01
010	111	0	11
100	010	0	01
011	110	1	00
110	101	1	01

	1	0	flag	Op	
000	A:	E	L	F	2
001	B:	A	A	F	2
010	C:	H	H	G	2
011	D:	D	A	F	1
100	E:	C	H	F	3
101	L:	E	C	F	1
110	M:	D	M	G	0
111	H:	M	L	G	1

Non è possibile semplificare il progetto con l'uso di un contatore in quanto non esiste percorso ciclico completo, né per flag vero né per flag falso.

